

(2)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-338661

(43)Date of publication of application : 06.12.1994

(51)Int.Cl.

H01S 3/18
// H01L 21/203

(21)Application number : 05-129182

(71)Applicant : NEC CORP

(22)Date of filing : 31.05.1993

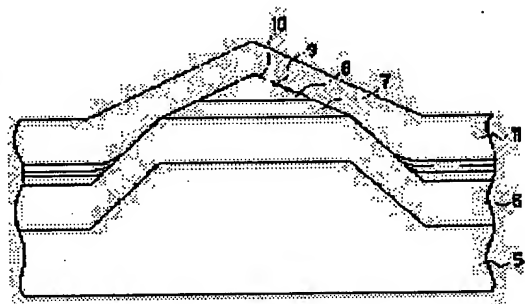
(72)Inventor : SAITO HIDEAKI

(54) MANUFACTURE OF SEMICONDUCTOR LASER

(57)Abstract:

PURPOSE: To improve light confinement efficiency and manufacture a semiconductor laser having large optical output at a low threshold current, by enclosing the upper surface, the lower surface, and the side surface of an active layer with a semiconductor multilayered film mirror.

CONSTITUTION: After a semiconductor multilayered film mirror 6 is formed on a mesa substrate 5, AlGaAs based clad layers 7, 9 and an active layer 8 are grown at a high temperature of 725° C. Then a growth layer on the mesa has a triangular sectional shape. When a semiconductor multilayered film mirror 11 is grown on the growth layer, a mirror is formed on the slope of a light emitting part. Thereby not only the upper surface and the lower surface but also the side surface of a semiconductor intermediate layer constituted of the active layer 8 and the clad layers 7, 9 are enclosed with the mirror, and light is confined so that the oscillation threshold level can be reduced.



LEGAL STATUS

[Date of request for examination] 31.05.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2500599

[Date of registration] 13.03.1996

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

13.03.2003

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-338661

(43) 公開日 平成6年(1994)12月6日

(51) Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 S 3/18

// H 0 1 L 21/203

M 8122-4M

審査請求 有 請求項の数3 O L (全 6 頁)

(21) 出願番号 特願平5-129182

(22) 出願日 平成5年(1993)5月31日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 斎藤 英彰

東京都港区芝五丁目7番1号 日本電気株式会社内

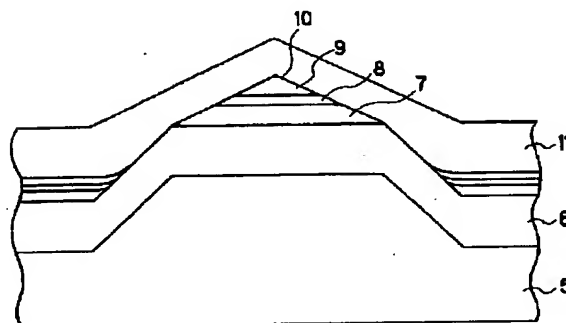
(74) 代理人 弁理士 本庄 伸介

(54) 【発明の名称】 半導体レーザの製造方法

(57) 【要約】

【目的】 活性層上下及び側面を半導体多層膜ミラーで囲むことにより、光閉じ込め効率を向上させて低閾値電流で大きな光出力の半導体レーザを製造する。

【構成】 メサ基板5上に半導体多層膜ミラー6を形成後、725℃の高温でAlGaAs系のクラッド層7、9と活性層8を成長するとメサ上部の成長層は三角形の断面形状を持つ。さらに、この上へ半導体多層膜ミラー11を成長すると発光部の斜面にミラーが形成される。これにより、活性層8とクラッド層7、9とからなる半導体中間層の上下のみならず側面もミラーで囲み光が閉じ込められるので、発振閾値を低減できる。



【特許請求の範囲】

【請求項1】 (100)面を主面とする半導体基板上にメサストライプを形成する工程と、前記工程により形成されたメサストライプのある基板上に下部半導体多層膜ミラー、活性層を含む半導体中間層および上部半導体多層膜ミラーを成長する工程とを備え、周りに半導体多層膜ミラーが配置された前記半導体中間層がメサストライプ上部において三角形の断面構造を持つように形成することを特徴とする半導体レーザの製造方法。

【請求項2】 (100)面を主面とする半導体基板上に下部半導体多層膜ミラーを成長した後にメサストライプを形成する工程と、前記工程により形成されたメサストライプのある基板上に活性層を含む半導体中間層および上部半導体多層膜ミラーを成長する工程とを備え、周りに半導体多層膜ミラーが配置された前記半導体中間層がメサストライプ上部において三角形の断面構造を持つように形成することを特徴とする半導体レーザの製造方法。

【請求項3】 (100)面又は(111)面のうちの一方の面を主面とする半導体基板上に円形又は多角形の平面形状を有するドット状パターンを形成する工程と、前記工程により形成されたドット状パターンのある基板上に活性層を含む垂直型光共振器を有する面発光型半導体レーザを成長する工程とを備え、周りに半導体多層膜ミラーが配置された前記共振器が前記ドット状パターン上部において三角形の断面構造を持つように形成することを特徴とする半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、光ファイバー通信システムや、高密度記録光ディスクの光源や、光コンピュータの光インターコネクション用二次元レーザアレイとして用いることができる半導体レーザの製造方法に関する。

【0002】

【従来の技術】高出力で、低ビーム放射角の半導体レーザが、アプライド・フィジックス・レターズ (Applied Physics Letters) 59巻 (1991)、1046～1048頁に、Wuらによって発表されている。彼らは、活性層を半導体多層膜ミラーで挟んだ端面発光型半導体レーザ構造により、低放射角レーザを試作し、ファイバーとの結合効率を向上させた。

【0003】また、従来の面発光型半導体レーザでは、活性層の上下に反射器が配置されている。その一例がTaiらによりアプライド・フィジックス・レターズ (Applied Physics Letters) 55巻 (1989)、2473～2475頁に記載されている。彼らは、二つの多層膜ミラーによりダブルヘテロ構造の活性層を挟み、垂直方向に光を閉じ込める共振器を形成して室温でcw発振する垂直共振器面発光型レーザ

を作製した。

【0004】

【発明が解決しようとする課題】上述の如く、従来の低ビーム放射角の端面発光型レーザは、活性層を挟んだ半導体多層膜ミラーにより、活性層の垂直方向だけについて光閉じ込めを行い、垂直横モードのビーム放射角を小さくしている。そこで、さらに活性層の水平方向での光閉じ込めが行えれば、ビームの水平横モードが制御でき、また、レーザのしきい値電流が下げられる。

【0005】また、従来の垂直共振器面発光型レーザは側面の電流狭窄を行うことによって、電流の漏れを低減し、しきい値電流の低減を実現している。しかしながら、光の漏れに関しては、垂直共振器側面での光閉じ込めが充分でないのが現状である。さらにレーザのしきい値電流を下げるためには、共振器側面での光閉じ込めを行うことが有効である。

【0006】そこで本発明の目的は、高度に制御された結晶成長技術を用いて、活性層の水平方向または垂直共振器側面も半導体多層膜ミラーで囲み光を閉じ込めて、小さな駆動電流で大きな光出力を得る端面発光型または面発光型半導体レーザの製造方法を提供することにある。

【0007】

【課題を解決するための手段】本発明の第1の半導体レーザ製造方法は、(100)面を主面とする半導体基板上にメサストライプを形成する工程と、前記工程により形成されたメサストライプのある基板上に下部半導体多層膜ミラー、活性層を含む半導体中間層および上部半導体多層膜ミラーを成長する工程とを備え、周りに半導体多層膜ミラーが配置された前記半導体中間層がメサストライプ上部において三角形の断面構造を持つように形成することを特徴とする。

【0008】本発明の第2の半導体レーザの製造方法は、(100)面を主面とする半導体基板上に下部半導体多層膜ミラーを成長した後にメサストライプを形成する工程と、前記工程により形成されたメサストライプのある基板上に活性層を含む半導体中間層および上部半導体多層膜ミラーを成長する工程とを備え、周りに半導体多層膜ミラーが配置された前記半導体中間層がメサストライプ上部において三角形の断面構造を持つように形成することを特徴とする。

【0009】本発明の第3の半導体レーザの製造方法は、(100)面又は(111)面のうちの一方の面を主面とする半導体基板上に円形又は多角形の平面形状を有するドット状パターンを形成する工程と、前記工程により形成されたドット状パターンのある基板上に活性層を含む垂直型光共振器を有する面発光型半導体レーザを成長する工程とを備え、周りに半導体多層膜ミラーが配置された前記共振器が前記ドット状パターン上部において三角形の断面構造を持つように形成することを特徴と

する半導体レーザの製造方法。

【0010】

【作用】本発明の半導体レーザは、高温のMBE成長を用いて活性層を含む半導体中間層を断面が三角形状になるように形成し、これを半導体多層膜ミラーで側面まで囲むことにより、活性層水平方向での光閉じ込めが行えるという利点を有する。図1に示した断面図のように、ストライプが[0-11]方向のメサ基板1上にAlGaAsを725℃以上の高温で成長すると、メサ上部で

(n11)面(n≥1)ファセット4が形成され(100)面が消失する。また、メサ側面では成長が起こらず、メサ上部のみにAlGaAs層3が選択的に成長する。ただし、この725℃という温度はGaAsが脱離を開始する温度であり、使用する装置により多少異なる。したがって第1、2の方法のように、このAlGaAs層内部に活性層を構成し、その周りをGaAs/AlAs半導体多層膜ミラーで囲めば光を細線状の二次元方向で閉じ込めた端面発光型半導体レーザを製造することができる。

【0011】また、第3の方法である垂直共振器面発光型レーザの製造方法のように、凸状のドットパターン基板上に725℃以上で活性層を含む共振器を成長すると、この共振器の周りを完全にミラーで囲むことができ、光をドット状の三次元方向で閉じ込めることができる。

【0012】このような、半導体多層膜ミラーで囲まれた半導体レーザは、第1の方法のように一回の連続した成長で作製できるという利点を有する。この製造工程を図2で説明する。GaAs(100)基板にストライプ[0-11]方向のメサを加工し、このメサ基板5上にGaAs/AlAs多層膜ミラーを550℃以下の低温で成長すると、メサ形状を保存するように下部のミラー6が形成される。続けて、この上へAlGaAsクラッド層7、9とGaAs活性層8とからなる半導体中間層を725℃の高温で成長すると、メサ上部の中間層(411)ファセット面10で構成され、断面形状が三角形となる。このとき、図1に示す断面図のようにメサ幅Wと共振器の厚さdとの関係は

$$d = (W/2) \tan \theta \quad (1)$$

となる。ここで、 θ は19.9°である。さらに、ミラーを再び550℃以下の低温で成長すると、(411)ファセット面上に上部ミラー11が形成される。これによって、側面を含む上下がミラー6、11で囲まれた構成の活性層8を含む中間層ができるため、光の漏れが著しく低減される半導体レーザが作製される。この発明の方法では、大気に一度もふれることなく半導体レーザを作製できるので、この方法で作製されたレーザにはクラッド層7、9及び活性層8がミラーと接する界面での汚染がなく、ひいてはキャリアの非発光再結合が小さいという効果がある。

【0013】

【実施例】次に本発明の実施例について図面を参照して詳細に説明する。

【0014】(実施例1)図3は本発明による第1の実施例の方法で作製した端面発光型半導体レーザの断面図である。まず、n型GaAs(100)基板12上にフォトリソグラフィとウエットエッチング法を用い、ストライプ方向[0-11]のメサを形成する。ここで式1で示したように、メサ幅はその上の三角断面形状の中間層の厚さ(層14、15、16の合計厚)を決定するため、望みの中間層厚によりメサ幅を決める必要がある。ここでは、レーザ発振波長(共鳴波長)を880nmとなるように設計すると、活性層15とクラッド層14、16からなる中間層の厚さ(入厚)が最大で0.78μmになると予想され、メサ幅は3.3μmとする。このメサ基板12上にn型半導体多層膜ミラー13をメサ形状を保存するように550℃の低温で成長する。この多層膜ミラー13はn型GaAs層とn型AlAs層を1ペアとし、その多層膜で形成されており、それぞれの層の屈折率をn、mとすると一層分の膜厚はそれぞれ $\lambda/4n$ 、 $\lambda/4m$ となっている。 λ は高反射にしたい光の波長であり、ここでは880nmとし、多層膜のペア数は95%以上の反射率が得られるように25ペアとした。次に、725℃の高温でn型Al_{0.3}Ga_{0.7}Asクラッド層14、p型GaAs活性層15、p型Al_{0.3}Ga_{0.7}Asクラッド層16を0.78μm成長すると、メサ上部にこれらの層が三角断面状に形成される。この上へ、550℃の低温でp型GaAs/AlAs多層膜ミラー17を成長すると、活性層15を挟んだクラッド層14、16からなる中間層がメサ上部において細線状にミラーで囲まれる。ここで、側面を含む上部多層膜ミラー17は反射率95%以上が得られるように15ペアとする。この様な構造によって、光が中間層内に効果的に閉じ込められ、垂直、水平横モードの放射角が小さくなり、また、しきい値電流が低減する。さらに、この半導体積層構造は一回の連続した工程で成長されるから、製作工程の途中で半導体層が大気にさらされることは無く、また、容易な工程で作製される。

【0015】この光閉じ込め構造を作製後、選択的にSiO₂膜18が形成され、電極19、20が形成される。

【0016】以上の実施例では、活性領域をGaAs単一量子井戸構造としたが、これをGaAs層とAlGaAs層を交互に積層したGaAs/AlGaAs多重量子井戸構造としてもよい。また、InGaAs量子井戸の活性層を用いてもよく、その場合には、InGaAsは725℃の高温では完全に脱離して成長しないために、InGaAs成長時は基板温度を575℃に下げる必要がある。この場合、下部AlGaAsクラッド層を725℃に成長後、基板温度を575℃に下げてInG

5

aAs活性層を成長し、その上に数ナノメートル程度の薄いAlAs保護膜を成長してから、再び725℃で上部AlGaAsクラッド層を成長する。

【0017】(実施例2) 前述した実施例1(図3)では、メサ基板上に一回の成長で下部半導体多層膜ミラー13、下部クラッド層14、活性層15、上部クラッド層16、上部半導体多層膜ミラー17を形成した。これに対し、実施例2では、GaAs平坦基板上に下部多層膜ミラーを成長後、ストライプメサを加工し、その上へクラッド層、活性層、上部多層膜ミラーを形成する。この方法では、下部多層膜ミラー成長が行われる基板がメサ基板上では無いので、GaAs基板上にGaAsバッファ層を通常成長温度の650℃で成長でき、また、その後の多層膜ミラー成長も650℃で行うことができるので、多層膜が高品質で、層厚の揺らぎもきわめて少ないという利点がある。ただし、成長がメサ加工工程を間に挟んで二回に分けて行われるので、製造工程が実施例1よりも複雑である。

【0018】図4は本発明による第2の実施例の方法で製作した端面発光型半導体レーザの断面図である。まず、n型GaAs(100)基板12上にバッファ層成長後、n型半導体多層膜ミラー13を650℃で成長する。このミラーはGaAs/AlAs25ペアの多層膜であり、多層膜の最後はGaAs層で終了する。これは、GaAs層をその後の大気中メサ加工時の保護膜とするためである。次に、多層膜ミラーを形成した基板についてメサ部のみミラーが残るように、フォトリソグラフィとウエットエッチング法によってストライプ方向[0-11]のメサ(幅3.3μm)を形成する。

【0019】このメサ基板をMBE成長室の真空中で750℃の高温まで加熱し、多層膜ミラー最表面のGaAs保護膜のみを脱離させてから、725℃でn型Al_{0.3}Ga_{0.7}Asクラッド層14、p型GaAs活性層15、p型Al_{0.3}Ga_{0.7}Asクラッド層16を0.78μm成長すると、メサ上部にこれらの層が三角断面状に形成される。これらの成長はGaAs保護膜脱離後に行われるから、再成長界面の品質が良好である。次に、上部のp型半導体多層膜ミラー(15ペア)17を550℃の低温で成長すると、クラッド層、活性層からなる中間層が細線状にミラーで囲まれる。したがって、光が二次元方向に閉じ込められ、ビームの低放射角化、電流の低い値化が図られる。図4で19、20は電極である。

【0020】(実施例3) 図5に示すようにn型GaAs(100)基板上に、底面が[0-11]と[011]方向の四辺形の凸状ドットパターンをフォトリソグラフィとウエットエッチング法によって形成する。このパターン上に、パターン形状を保存するようにn型GaAs/AlAs半導体多層膜ミラー25ペアを550℃の低温で成長する。続いて、725℃の高温でn型Al

6

{0.3}Ga{0.7}Asクラッド層、p型GaAs活性層、p型Al_{0.3}Ga_{0.7}Asクラッド層を成長すると凸部の(100)面が小さくなっていき、図6で示すように(411)Aファセット面21と(111)Bファセット面22によって成長層が構成される。さらに、この上へ550℃でp型GaAs/AlAs半導体多層膜ミラー15ペアを成長すると、クラッド層、活性層がミラーによって埋め込まれ、面発光型レーザの垂直共振器の側面がミラーで囲まれた構造となる。図7(a)及び(b)はそれぞれ[0-11]及び[011]方向から見た面発光型半導体レーザ断面図である。このレーザでは、垂直共振器側面での光閉じ込めを多層膜ミラーによって効率的に行うことにより、しきい値電流が著しく低減される。この面発光型レーザでは、基板表面からレーザ光が出射されるように、基板裏面を多層膜ミラーの手前までエッチングにより除去する。

【0021】上述した実施例では、(100)面を主面とするパターン基板上に面発光型半導体レーザを製造したが、(111)B面を主面とするパターン基板上に面発光型レーザを製造する方法もある。図8に示すように(111)B基板23に底面が三角形で側面が(111)Aファセット面24からなる凸状ドットパターンを形成する。このようなパターン上で725℃の高温でAlGaAsを成長すると、やはり、パターン上部に選択的に断面形状が三角形のAlGaAs層が成長する。したがって、先の実施例と同様の垂直共振器面発光型レーザ構造を、このパターン上に成長すれば垂直共振器の側面もミラーで囲まれた構造ができる。

【0022】

【発明の効果】本発明によれば、以上に実施例を挙げて具体的に説明したように、活性層側面での光閉じ込めが行われ、しきい値電流の低減が可能な半導体レーザを提供できる。

【図面の簡単な説明】

【図1】メサ基板上のAlGaAs構造の断面図である。

【図2】メサ基板上の端面発光型半導体レーザの構造断面図である。

【図3】本発明の第1の実施例で製作した端面発光型半導体レーザの断面図である。

【図4】本発明の第2の実施例で製作した端面発光型半導体レーザの断面図である。

【図5】GaAs(100)面基板上のドットパターンを示す模式図である。

【図6】ドットパターン上AlGaAs構造の断面図である。

【図7】本発明の第3の実施例で製作した垂直共振器面発光型レーザの[0-11]と[011]方向の断面図である。

【図8】GaAs(111)B面基板上のドットパター

7

ンを示す模式図である。

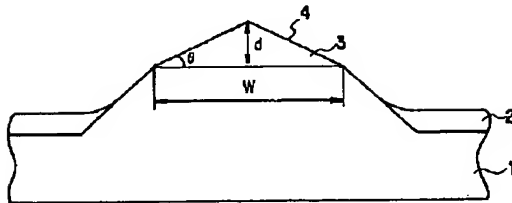
【符号の説明】

- 1 メサ基板
- 2 AlGaAs層
- 3 メサ上部AlGaAs層
- 4 (n11) ファセット面
- 5 GaAs (100) 面メサ基板
- 6 下部半導体多層膜ミラー
- 7 下部AlGaAsクラッド層
- 8 GaAs 活性層
- 9 上部AlGaAsクラッド層
- 10 (411) ファセット面
- 11 上部半導体多層膜ミラー
- 12 n型GaAs (100) 基板

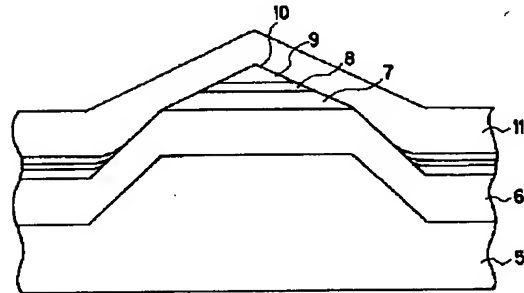
8

- 13 n型半導体多層膜ミラー
- 14 n型Al_{0.3}Ga_{0.7}Asクラッド層
- 15 p型GaAs活性層
- 16 p型Al_{0.3}Ga_{0.7}Asクラッド層
- 17 p型半導体多層膜ミラー
- 18 SiO₂ 膜
- 19 p電極
- 20 n電極
- 21 (411) Aファセット面
- 10 22 (111) Bファセット面
- 23 (111) B面基板
- 24 (111) Aファセット面
- 25 (111) B面

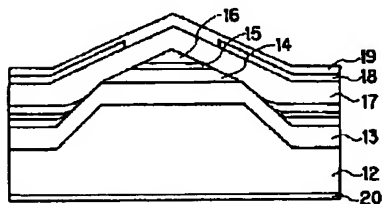
【図1】



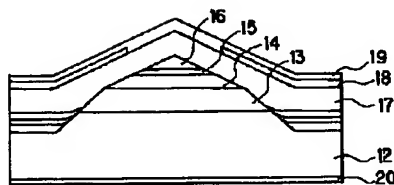
【図2】



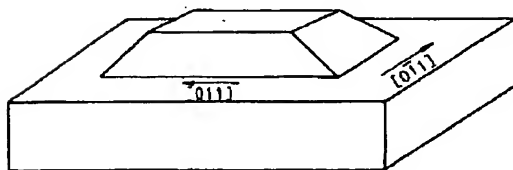
【図3】



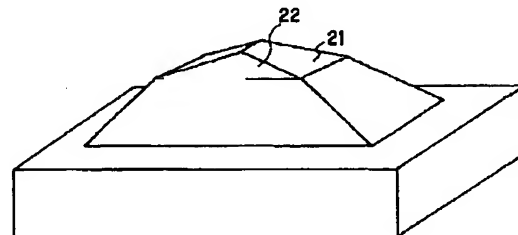
【図4】



【図5】



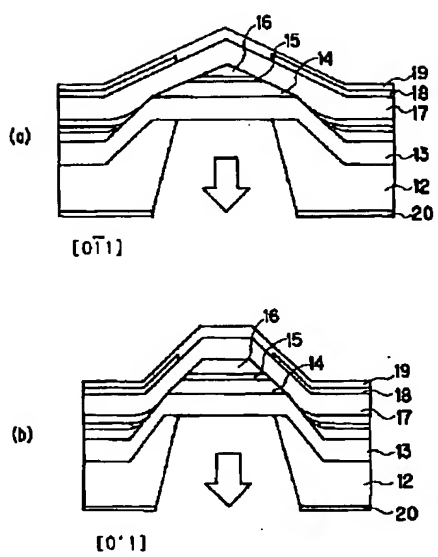
【図6】



(6)

特開平6-338661

【図7】



【図8】

